**UD 1. Sistemas Informáticos. Estructura Funcional. Práctica 3 – Arquitectura de los ordenadores**

Actividad 1 ¿Qué es la arquitectura Harvard?¿En qué se diferencia de la arquitectura Von Neumann?

Utilizaban dispositivos de almacenamiento físicamente separados para las instrucciones y para los datos.

La arquitectura de Von Neumann utilizan el mismo dispositivo de almacenamiento tanto para las instrucciones como para los datos (a diferencia de la arquitectura Harvard).

**Actividad 2** ¿Cuál es la importancia del reloj en la CPU?

Es la velocidad a la que funciona el microprocesador internamente, cuando más alto sea este número más rápido funcionara la CPU. Se mide en Gigahercios (GHz).

**Actividad 3** Indica los pasos que seguiría la CPU para ejecutar el siguiente programa.

|  |  |
| --- | --- |
| **Dirección de memoria** | Contenido |
| 101 | Leer Dato 1 |
| 102 | Leer Dato 2 |
| 103 | Calcular Dato2-Dato1 |
| 104 | Guardar resultado en Result |
| 105 | Fin del programa |
| 106 | Dato 1 |
| 107 | Dato 2 |
| 108 | Result |

**Fase de Búsqueda 1:**

Primero en la CP se almacena la primera dirección del Programa 101, después dicha dirección se transfiere al RDM.

Después el selector localiza la posición 101 y transfiere su contenido al RIM y de este pasa al RI

El descodificador analiza la instrucción “leer Dato1” y genera la orden correspondiente, leer la posición 106 y dicho contenido se almacena en el RI.

**Fase de Ejecución 1**:

Genera la orden correspondiente, leer la posición 106 y dicho contenido se almacena en el RI

El CP salta a la posición 106

RDM recibe la posición 106

El Selector se coloca en la 106, el contenido es transferido al RIM y del registro de intercambio de memoria, hasta que el ordenador sepa que transformación tiene que hacer al Dato1.

El procedimiento se repite para la lectura del Dato2.

Ahora el ordenador va a leer una instrucción para realizar una operación aritmético lógica. Restar.

**Fase de Búsqueda 2 :**

El CP pasa a la posición 103 al RDM el selector se coloca en esa posición.

El contenido “realizar resta r1-r2” es leído

y transferido al RIM.

**Fase de Ejecución 2:**

El contenido es interpretado por el Descodificador y emite micro órdenes para que se ejecute la operación, el Dato1 pasa al Registro 1 de la UAL al igual que el Dato 2 y la operación es realizada.

El resultado es almacenado en el Acumulador “memoria” de la UAL

Búsqueda

La fase de búsqueda numero 1 se realiza para leer la posición 104, la información pasa al Descodificador y esta interpreta la instrucción, para guardar el resultado en dirección 108.

**Fase de Ejecución 3:**

El Acumulador transfiere el contenido al RIM y el RDM recibe la posición 108 como destino el selector busca esa celda y comunica a ambos. El dato es grabado en la celda de memoria correspondiente (108) y después el programa se detiene.

**Ejercicio 4**

Tenemos una mini CPU muy sencilla con las siguientes características:

* Bus de datos de 8 bits
* Bus de direcciones de 16 bits
* Bus de control de 20 bits

**a)** ¿De qué tamaño deberían ser los registros?

8 bits, por el bus de datos

**b)** ¿A cuánta información podemos acceder de una sola vez?

8 bits por el bus de datos y de los registros

**c)** ¿A cuánta memoria como máximo podemos acceder?

2 elevado a 16 ( 16 son los bits del bus de direcciones)

**d)** ¿Cuántas señales de control podemos tener?

20 señales, que son los bits de control.

**e)** ¿Qué señales de control se activarán para ejecutar una lectura en memoria?

RIM, Selector, RPM

**f)** ¿Qué señales de control se activarán para ejecutar una escritura en memoria?

2 ^ 16 = 65536 posiciones de memoria

Cada posición de memoria es un BYTE, luego 65536 Bytes o 65.5 Megabytes

**g)** ¿Cuál es el tamaño en bits de la memoria?

(2 elevado a 16) x 8 ( las posiciones de 8 bits cada una).